

射电天文4–40 GHz超宽带低噪声放大器设计*

潘北军^{1,2,3} 陈卯蒸^{1,2†} 王浩辉^{1,2,3} 闫浩^{1,2} 宁云炜^{1,2}

(1 中国科学院新疆天文台 乌鲁木齐 830011)

(2 新疆微波技术重点实验室 乌鲁木齐 830011)

(3 中国科学院大学天文与空间科学学院 北京 100049)

摘要 超宽带接收机面临众多技术挑战,而关键技术难点之一是超宽带低噪声放大器.采用以砷化镓材料为基底的70 nm栅长改性高电子迁移率晶体管和双电源偏置4级放大电路结构,设计了一款4–40 GHz超宽带低噪声单片微波集成放大器,完整覆盖C、X、Ku、K、Ka共5个波段.设计仿真结果表明,该放大器增益为 (40 ± 2.5) dB,常温下噪声温度平均95 K,4–12.5 GHz噪声温度全频带低于83 K,直流功耗130.5 mW.整个频带内输入反射系数典型值–10 dB,输出反射系数典型值–15 dB,全频带范围内稳定,无自激振荡现象.该器件可做为前置放大器,应用于超宽带接收机和大规模多波束接收机中,可有效提高射电望远镜观测效率.

关键词 望远镜, 技术: 射电天文, 技术: 其他诸多方面

中图分类号: P111; **文献标识码**: A

1 引言

系统噪声温度和观测频率范围是射电天文接收机两个关键指标.系统噪声温度主要取决于前端放大器噪声温度,为提高放大器低噪声性能,制作在砷化镓(Gallium Arsenide, GaAs)和磷化铟(Indium Phosphide, InP)衬底材料上的改性高电子迁移率晶体管(metamorphic High Electron Mobility Transistor, mHEMT),在保证放大器增益和输入反射系数性能不降低的前提下,能有效地提高噪声性能^[1–2].另外,放大器的工作频率直接决定了接收机观测频率,更宽的带宽意味着观测更多的频率范围,能接收更多有价值的天文信号,同时超宽带还是美国国家射电天文台对下一代射电望远镜的要求指标^[3].传统分立器件结构的放大器能够满足噪声性能需求,但由于其电路尺寸相对较

大,已无法满足超宽带技术指标.随着单片微波集成电路(Monolithic Microwave Integrated Circuit, MMIC)的发展,可将晶体管、电容电感等微波电路元件集成到单片电路中,极大地缩小了电路体积,满足超宽带电路性能需求.

为提高传统接收机灵敏度,1980年Weinreb^[4]首次提出将GaAs场效应管应用于射电天文中,随后美国国家射电天文台利用InP工艺研制出Ku、Ka和Q波段MMIC低噪声放大器^[3],并成功应用于绿岸射电望远镜(Green Bank Telescope, GBT).但限于当时半导体工艺水平,放大器噪声和带宽都还有一定提升空间,当今Schleeh等^[5]利用先进InP工艺研制出0.5–13 GHz放大器,带宽超10个倍频程,噪声温度48 K.相比于国外,国内研究起步较晚并缺乏成熟的MMIC工艺生产线,上海天文台李政凯

2021-09-10收到原稿, 2021-11-28收到修改稿

*国家重点研发计划(2018YFA0404703)资助

†chen@xao.ac.cn

等^[6]2014年利用150 nm栅长高电子迁移率晶体管MMIC工艺设计了一款8–20 GHz低噪声放大器, 带宽超2个倍频程, 噪声温度低于150 K, 明显优于传统分立器件性能指标, 但距离国际先进水平还有一段差距. 随着SKA (Square Kilometre Array)望远镜(频率覆盖范围50 MHz–30 GHz)、中国科学院新疆天文台奇台观测站110 m全可动射电望远镜(频率覆盖范围0.15–115 GHz)等项目的开展^[7], 超宽带和高频低噪声放大器将具有重要的应用价值. 另外国外对中国半导体核心技术封锁, 全面展开单片微波集成电路相关技术的设计与研究愈发重要.

本文选取法国Ommic半导体公司最新70 nm栅长的GaAs单片微波集成电路工艺, 采用双电源4级放大电路结构, 从原理图设计、版图设计以及封装设计角度详细地研究和讨论了4–40 GHz超宽带低噪声放大器设计的流程.

2 设计方法

2.1 原理图设计

2.1.1 晶体管选型

根据晶体管 S 参数仿真可知, 晶体管栅宽值 l 和栅指数 n 会影响放大器噪声、增益以及输入输出

阻抗等参数. 在Fukui^[8]建立的场效应管小信号模型中, 当直流偏置电压条件相同时, 晶体管的总栅宽越小、栅指数越大, 其最小噪声系数越小. 另外根据文晓敏等^[9]在论文中提到, 在总栅宽($n \times l$)相同的情况下, 栅指数和噪声性能成正相关, 而与增益成负相关. 在Varonen等^[10]的研究中提到多指(栅指数大于4)的高电子迁移率晶体管有可能会由于不对称的栅源结构导致产生奇模不稳定性和回路震荡, 因此在实际设计中一般采用栅指数不大于4的晶体管.

在设计中, 第1级考虑使用 $4 \times 55 \mu\text{m}$ 的放大器, 在保证总栅宽较小时, 取最大栅指数以得到极低的噪声系数. 而后3级主要用2指晶体管提升放大器的增益性能, 但栅宽的选择依然需要考虑噪声和增益的变化规律, 为此在单级晶体管栅极偏置电压 V_g 、漏极偏置电压 V_d 以及栅指数相同的情况下, 测试晶体管的增益(Gain)和最小噪声系数(NFmin)随栅宽的变化关系, 测试结果见表1. 从表1可以看出, 随着栅宽增大, 同样频率(f)条件下, 放大器增益虽然有所提高, 但平均变化幅度小于0.3 dB, 而最小噪声系数则在 $25 \mu\text{m}$ 和 $35 \mu\text{m}$ 的时候达到相对最小. 在考虑级间匹配和输出匹配等因素后, 第2级选择 $2 \times 25 \mu\text{m}$, 而最后两级选取 $2 \times 35 \mu\text{m}$.

表1 晶体管5–40 GHz栅长、噪声(NFmin)和增益(Gain)实验数据(偏置电压: $V_g = -0.1 \text{ V}$, $V_d = 1 \text{ V}$)
Table 1 Experimental data of transistor gate length, noise (NFmin) and gain (Gain) at 5–40 GHz (bias voltage: $V_g = -0.1 \text{ V}$, $V_d = 1 \text{ V}$)

$n \times l/\mu\text{m}$	f/GHz	5	10	15	20	25	30	35	40
2×15	Gain/dB	23.6	20.0	18.9	17.6	16.7	15.9	15.2	14.6
	NFmin/dB	0.11	0.22	0.32	0.43	0.54	0.64	0.75	0.85
2×25	Gain/dB	24.3	21.3	19.6	18.3	17.4	16.6	15.9	15.3
	NFmin/dB	0.10	0.20	0.29	0.39	0.49	0.59	0.68	0.78
2×35	Gain/dB	24.7	21.7	19.9	18.7	17.7	16.9	16.3	15.7
	NFmin/dB	0.10	0.20	0.30	0.39	0.49	0.60	0.69	0.78
2×45	Gain/dB	24.9	21.9	20.1	18.9	17.9	17.1	16.4	15.9
	NFmin/dB	0.10	0.21	0.31	0.41	0.51	0.61	0.72	0.82
2×55	Gain/dB	25.0	22.0	20.3	19.0	18.1	17.3	16.6	16.0
	NFmin/dB	0.11	0.22	0.33	0.44	0.54	0.65	0.76	0.86

2.1.2 偏置网络

天文信号强弱范围变化广, 因此在栅源级偏置电压确定晶体管静态工作点时, 其选取应保证放大器具有足够宽的动态范围, 以防止信号失真. 通过测试场效应管电流电压特性曲线, 取曲线中心位置的静态工作点, 以避免信号过大或过小导致截止失真与饱和失真. 本次设计晶体管的偏置点 $V_d = 1.5\text{ V}$, $V_g = -0.1\text{ V}$, 此时单级晶体管漏极电流 I_d 由于总栅宽的不同会在 0.5 mA 到 2 mA 变化.

直流偏置电路为电路提供直流电源, 影响电路的稳定度和复杂度. 场效应管的直流偏置电路主要

分为基本共源偏置电路、自给偏压偏置电路以及分压偏置电路^[11], 如图1所示, 其中 v_{in} 为射频输入电压, v_{out} 为射频输出电压, 图中R和C表示不同值的电阻和电容. 基本共源偏置电路相比于其他两种偏置网络需双电源供电, 但因其输入噪声系数小以及结构简单等优点, 本次设计采用基本共源偏置方案.

在实际电路设计中, 采用双电阻设计方案, 如图2所示, 图中 V_G 为栅极总电压, V_D 为漏极总电压. 该方法主要优点是将4级放大器的电源网络集成在一起, 使得直流电路与射频电路设计互不干扰.

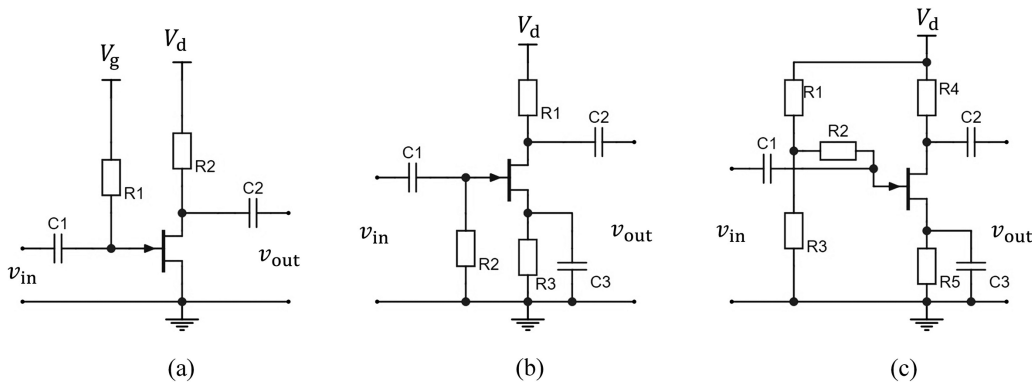


图1 场效应管3种偏置电路, (a)基本共源偏置, (b)自给偏压偏置, (c)分压偏置.

Fig. 1 Three types of bias circuits for FETs (Field Effect Transistors), (a) basic common source bias, (b) self-contained bias, (c) partial voltage bias.

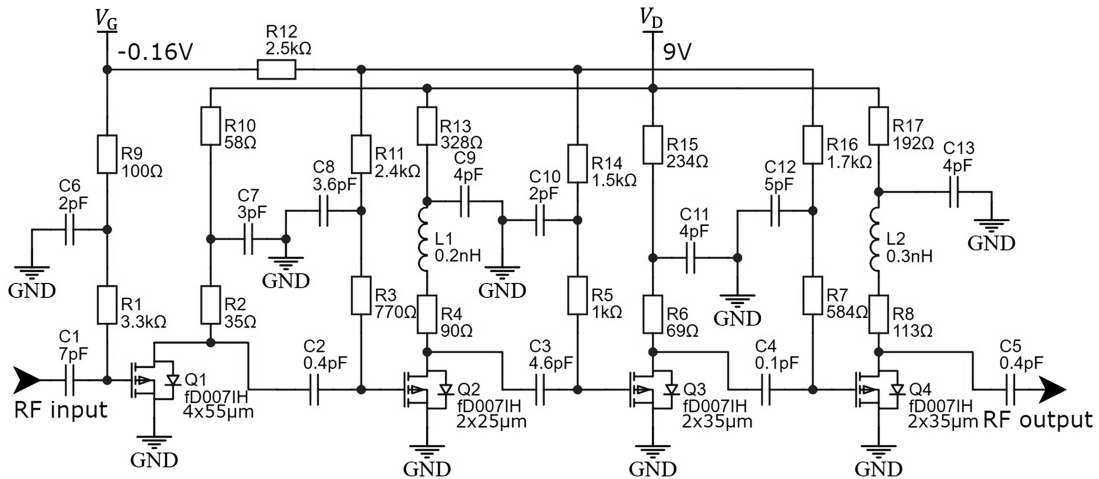


图2 4-40 GHz超宽带低噪声放大器原理图

Fig. 2 Schematic diagram of 4-40 GHz ultra-wideband low noise amplifier (LNA)

每一级的栅极与漏极偏置网络都由两个电阻组成, 其中靠近晶体管的电阻用于调节阻抗匹配, 而另一个电阻用于调节静态工作点. 如第1级放大电路, R1和R2为阻抗匹配调节电阻, R9和R10为静态工作点调节电阻. 由于R1和R9之间接地电容C6的作用, 使R9仅对直流信号产生作用, 实现了直流和射频电路独立设计, 可有效地优化电路其他性能. 经过不断的调整测试, 最终整个外电路栅极总电压 $V_G = -0.16$ V, 漏极总电压 $V_D = 9$ V, 漏极总工作电流 $I_D = 14.5$ mA, 整个放大电路静态功耗130.5 mW.

2.1.3 匹配电路

在射频放大器的设计环节中, 增益和噪声是衡量放大器性能的两个重要参量. 高增益能放大更加微弱的信号, 可提高整个接收机系统的灵敏度. 由于天文信号往往相当微弱, 如果放大器的噪声过大, 就有可能将信号淹没在噪声之中, 或者噪声被系统误判为天文信号. 在单级放大器的设计中, 这两种参数所要求的阻抗匹配各不相同, 为此需要在两者中进行适量的取舍, 但利用本文的多级放大器的结构设计可有效地保证两个参数都能达到最佳, 下面详细说明具体设计方案.

(1) 增益匹配设计

根据微波射频电路理论, 放大器增益 G_{TU} 可表示为

$$G_{TU} = \frac{1 - |\Gamma_S|^2}{|1 - S_{11}\Gamma_S|^2} \times |S_{21}|^2 \times \frac{1 - |\Gamma_L|^2}{|1 - \Gamma_L S_{22}|^2}, \quad (1)$$

其中 Γ_S 、 Γ_L 分别为源反射系数和负载反射系数, S_{11} 为输入反射系数, S_{21} 为增益值, S_{22} 为输出反射系数, 以上3个参数为晶体管固有 S 参数. 在设计的过程中, 通过调整输入匹配网络和输出匹配网络令 $\Gamma_S = S_{11}^*$ (*表示共轭复数)、 $\Gamma_L = S_{22}^*$, 并将分子分母用平方差公式展开, 消去同类项, 即可得到最大增益 G_{Max}

$$G_{Max} = \frac{1}{1 - |S_{11}|^2} \times |S_{21}|^2 \times \frac{1}{1 - |S_{22}|^2}. \quad (2)$$

多级放大器的设计过程中, 整个放大器的增益等于各级增益相加. 图3为放大器不同级增益对比

曲线, 在图3中第1级放大器设计中不重点考虑增益匹配, 而第2级和第3级放大器的设计中重点考虑增益匹配, 主要目的是为了实现在整体增益平坦性最佳, 而最后一级输出网络阻抗重点考虑负载共轭匹配, 以实现最大输出增益.

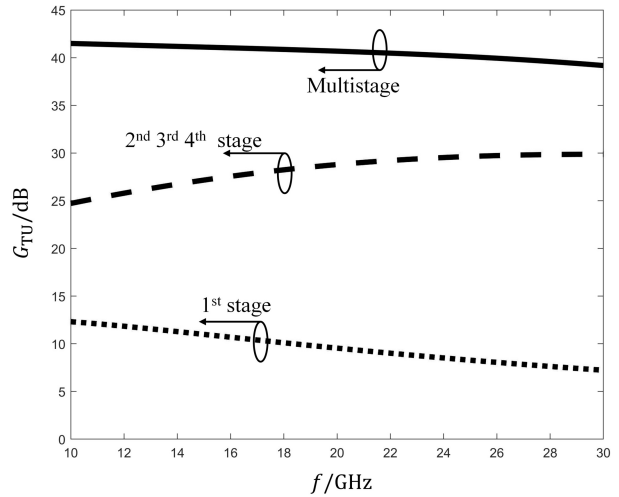


图3 第1级增益和第2、3、4级增益以及多级总增益对比曲线

Fig. 3 Comparison curve of the first stage gain and the second, third, fourth stage gain and multistage total gain

图3中, 第1级增益在低频段明显偏高, 而高频段又相对偏低, 通过后3级放大器达到提升增益和展平增益的作用, 该放大器在10–30 GHz工作频率下, 总增益平均40 dB, 增益平坦度 ± 1 dB.

(2) 噪声匹配设计

晶体管的噪声按产生类型主要分为内部噪声和附加噪声. 根据射频电路噪声理论, 多级放大器中的总噪声系数 F 为

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \dots + \frac{F_k - 1}{G_1 G_2 \dots G_{k-1}}. \quad (3)$$

F_k 表示每一级的噪声系数, 其中 k 表示放大器级数, 而 G_k 表示每一级增益, 由(3)式可知影响整个放大电路的噪声系数主要来自第1级, 所以第1级输入匹配网络的设计尤为重要. 为此在第1级设计中, 主要考虑实现整个放大器最佳噪声匹配. 为降低噪声且实现超宽带匹配, 本设计中采用电容电阻L型匹配

网络, 射频输入端串联7 pF电容, 并联3.3 k Ω 电阻以尽可能降低输入级噪声。

(3) 稳定性

稳定性的设计使用Edwards等人提出的 μ 因子判别法^[12]. 该方法简单且有效, 只需满足 μ 因子大于1无需其他的附加条件即可判定绝对稳定. 稳定性的设计一般在一定程度上会降低放大器的性能, 稳定放大器的措施主要是在放大器的输出端或者输入端并联电阻来增加稳定性, 但同时也降低了放大器的增益. 而在实际的电路测试中, 发现在源级增加电感能在较小影响电路其他性能的情况下, 增加电路稳定性, 是本次设计重点使用的方法. 在测试中发现常规电感由于感值较大, 效果不理想. 而在具体电路中采用微带线代替小感值的电感^[13], 微带线的长度越长宽度越细, 电感值越大, 通过调节

微带线参数可以很好地对电路进行稳定性控制. 另外由于本放大器为4级, 在具体的稳定性设计中为了留出足够的稳定余量, 故在电路中保证每一级的放大器都满足绝对稳定.

2.2 版图设计

版图设计将原理图的电路拓扑转化为芯片代工厂实际可以制造的加工文件. 在版图设计中需要考虑和原理图的一一对应, 另外版图的设计还需要满足晶圆代工厂提前定义好的设计规则.

图4为低噪声放大器的版图, 整个版图物理尺寸1 mm \times 2 mm. 为了使放大器和外围封装电路良好接触, 在设计时还应保证射频输入输出焊盘和直流接口的焊盘尺寸合适, 射频输入焊盘尺寸长150 μm 、宽83 μm , 直流接口 V_G 焊盘长200 μm 、宽90 μm , V_D 焊盘长800 μm 、宽96 μm .

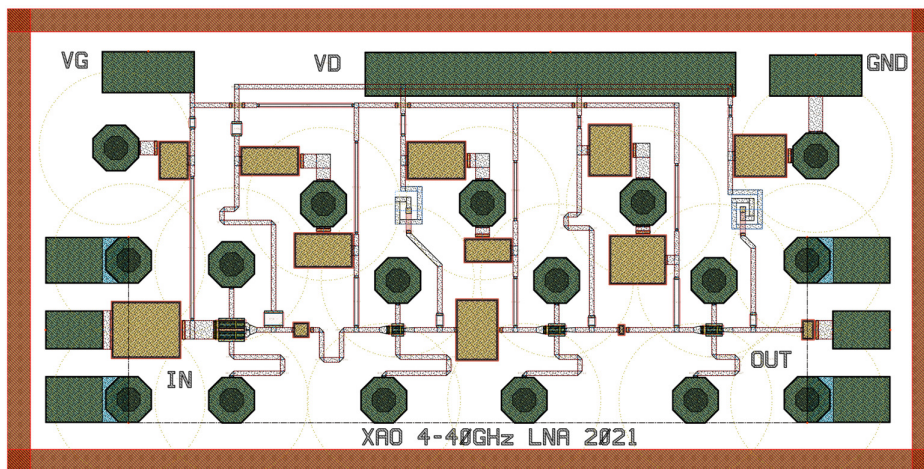


图4 4-40 GHz超宽带低噪声放大器版图

Fig. 4 4-40 GHz ultra-wideband low noise amplifier layout

为消除来自电源冲击的高频噪声影响, 利用图4版图中多余空间, 在栅极偏置输入端放置多余的旁路电容^[14], 如图2中的C6、C7、C8等. 实际过程中微带线代替实际导线, 源级电感利用微带线替代, 如第1级放大器上接地微带线尺寸长63 μm , 宽10 μm , 下接地的微带线长253.5 μm , 宽10 μm . 整个干路传输线上除去输入端和输出端微带线的宽度分别为83 μm 、40 μm 外, 其余电路微带线的

宽度为10 μm . 在放大器的输出端通过巴伦设计, 降低晶体管输出部分到主微带线的损耗.

2.3 封装设计

2.3.1 外围电路

晶体管外围电路包括射频外围电路和直流滤波电路, 见图5. 为降低输入输出电路损耗, 在设计时分别测试RT5880和RT6002板材, 后者热稳定性

更好, 相对介电常数 ϵ_r 为2.94, 在低频下引起的损耗不明显, 但随着频率达到30 GHz以上会给电路带来约2 dB左右损耗, 而前者 ϵ_r 为2.2, 损耗角正切($\tan \Delta$)为0.0012, 在高频下的增益损耗仅为0.5 dB. 最终输入输出射频微带线采用厚度0.254 mm的RT5880高频PCB (Printed Circuit Board)板材. 芯片和晶体管的连接使用直径为25 μm 的金线键合. 键合的金线可以等效为小电感, 为了减小该电感给电路带来的噪声和损耗, 通过2根平行的键合线可有效减少电感对性能指标的影响.

微带线输入(IN)输出(OUT)特性阻抗 Z_0 一般设计为50 Ω , 但本次设计中微带线的特性阻抗分别为45.9 Ω (细线)、27.3 Ω (粗线), 整个放大器同轴匹配特性阻抗仍为50 Ω , 微带线具体参数见表2. 微带线的非标准阻抗设计主要作用为降低放大器

的输入反射系数, 以达到更佳输入匹配. 末端微带线通过直径0.3 mm玻璃绝缘子与2.4 mm的SMA (Sub-Miniature version A connector)母接头焊接.

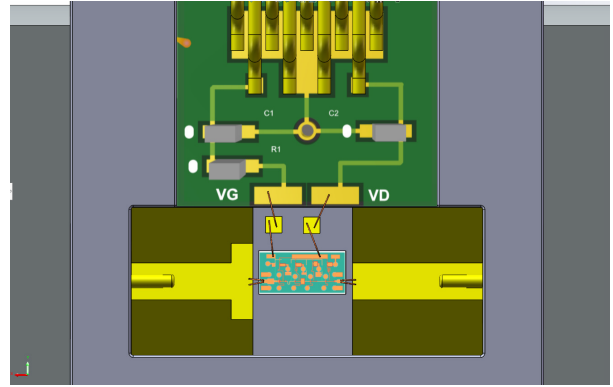


图5 放大器封装外围电路设计

Fig. 5 Peripheral circuit design for amplifier package

表2 20 GHz下输入输出微带线参数(宽度 W 、长度 L 、高度 H)

Table 2 Input and output microstrip line parameters at 20 GHz (width W , length L , height H)

Port	Substrate	ϵ_r	$\tan \Delta$	$W/\mu\text{m}$	$L/\mu\text{m}$	H/mm	Z_0/Ω
IN	RT5880	2.2	0.0012	850/1750	2300/500	0.254	45.9/27.3
OUT	RT5880	2.2	0.0012	850	3000	0.254	45.9

直流电路的作用在于减少电源不稳定性对晶体管的影响, 尤其是电源中高频噪声对晶体管的冲击. 为此, 外围电源电路首先通过金线键合到100 pF的芯片电容上, 然后通过金线键合到 π 型滤波电路, 该滤波电路电容和电阻的大小分别为100 nF和1 k Ω , 对于该电路来说电阻值越大, 滤波效果越好, 但同时也会带来比较大的直流损耗, 所以在设计时还需折衷考虑. 另外由于漏极电流大于10 mA, 考虑到功耗和散热, 在其直流电路上并未增加电阻, 最后滤波电路输入端接入工业标准的J63 A矩形连接器.

电路中芯片和腔体以及其他的接触部分, 使用汉高Ablebond84-1LMISR4导电银胶进行粘连, 在上胶的时候应注意涂抹均匀, 以防止接触部位起泡. 另外固化温度设定为175 $^{\circ}\text{C}$ 最佳, 超过330 $^{\circ}\text{C}$ 将会对芯片造成永久性损伤.

2.3.2 封装腔体

封装腔体的设计主要考虑各种接头电路板的尺寸大小, 本次外围封装尺寸长19.65 mm、宽17.9 mm、腔体高5.72 mm、腔体盒高2.5 mm, 除去射频接头使用M3螺丝固定, 其余均采用M1.6螺丝. 腔体的材料可以为黄铜或者铝, 然后在实际加工中还需进行镀金处理, 用于提高导体表面的电导率, 以实现整个腔体和芯片的有效接触, 提高电路导电和导热性能, 整体封装效果见图6.

3 仿真结果分析

本次设计分别进行原理图仿真和封装电磁场矩量法仿真. 其中原理图仿真速度快, 在设计初端可用于调节电路参数, 优化电路设计指标, 封装仿真加入了键合线模型和外围微带电路, 更接近实际环境下的电路模型, 仿真参数如图7.

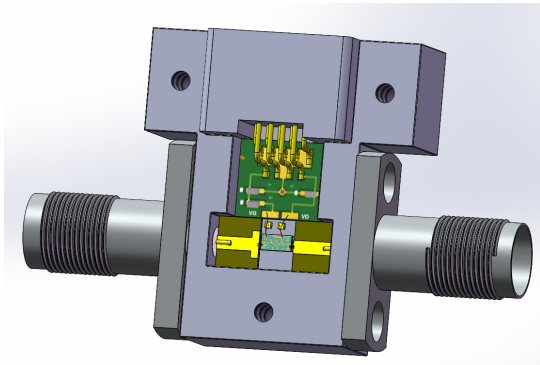


图6 低噪声放大器腔体设计

Fig. 6 Housing design for low noise amplifier

通过分析以上实验数据可得出, 放大器的平均增益在40 dB左右, 整个带宽内的平坦度 ± 2.5 dB, 指标满足射电天文实际应用需求. 在低频处封装的放大器由于外围微带线和键合线的原因导致平均增益下降1 dB左右, 在30 GHz左右增益又增高, 可能是由于外围电路的匹配作用导致的. 常温下噪声

温度平均95 K左右, 同时键合线带来的电感引起的噪声随着频率增加急剧增加, 50 GHz时带来的额外噪声已超过40 K.

S_{11} 和噪声在调节输入匹配时难以同时达到最优, 所以在本次设计中, 为了获得最优的噪声, 导致电路输入匹配设计时牺牲了一定的低频输入反射系数, 如在4-17 GHz内, S_{11} 大于-5 dB. 另外由于键合线和微带线之间的寄生效应也会导致低频段 S_{11} 参数的恶化. 外围微带匹配电路对高频段(尤其在13 GHz之后)的 S_{11} 有一定的优化作用, 在实际测试中, 通过调整晶体管偏置点电压值可能会有效改善 S_{11} . S_{11} 的恶化会引起输入信号的反射回天线和极化器端, 所以在实际的应用中应防止信号来回反射导致的震荡现象, 需通过调整输入信号极化器阻抗匹配或同轴线阻抗值避免该现象. S_{22} 表征输出信号反射程度, S_{22} 在10-40 GHz频段内低于-10 dB, 满足实际应用要求.

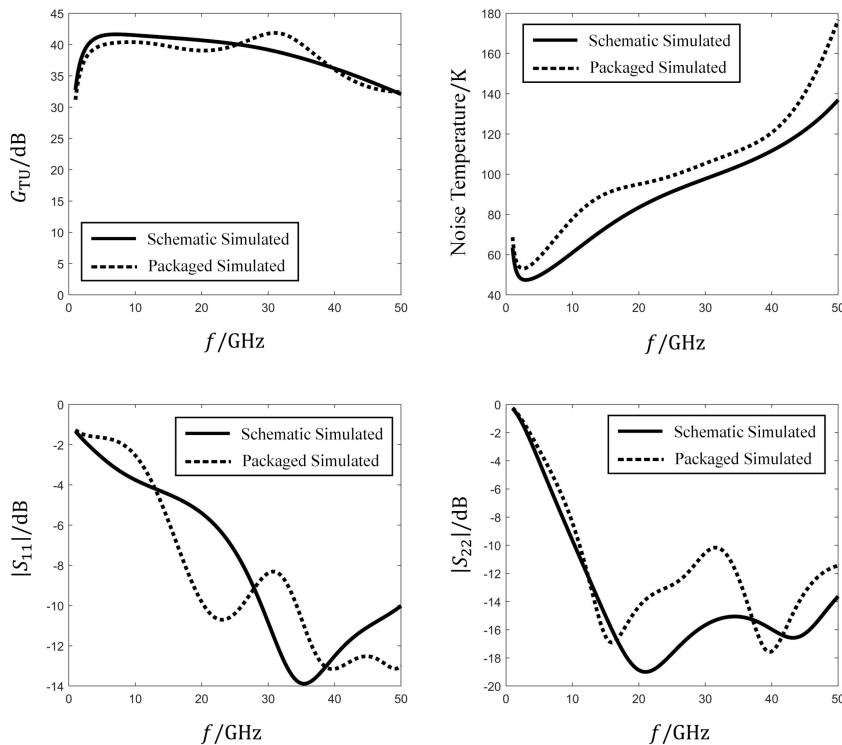


图7 300 K测试温度下, 原理图仿真与封装仿真结果参数对比

Fig. 7 The parameter comparison of schematic simulation and package simulation results at 300 K

表3为本文放大器和其他文献放大器仿真参数对比, 相比于已有文献仿真参数, 本文设计的放大器使用70 nm GaAs改性高电子迁移率晶体管先进工艺, 在频带上达到10个倍频程, 满足超宽带的设计指标. 除此之外本文放大器在已有文献基础上将

增益提高10 dB左右, 噪声温度降低30 K左右, 满足低噪声设计指标. 功耗130.5 mW, 略高于一般功耗设计, 在实际应用中该放大器置于低温杜瓦中^[18], 较大的功耗不会引起散热上的问题, 因此也不影响放大器其他性能的实现.

表 3 本文与其他文献低噪声放大器仿真主要参数对比

Table 3 Comparison of main simulation parameters of low noise amplifiers between this article and other literature

Ref.	Process	f/GHz	G_{TU}/dB	Noise temperture/K	Power/mW
[13]	70 nm GaAs	8–50	32±3.0	164	64.7
[14]	70 nm GaAs	10–40	26±2.1	110	730
[15]	70 nm GaAs	26–40	29±1.0	129	–
[16]	100 nm GaAs	25–34	24±1.5	201	17.3
[17]	100 nm InP	26–40	21±0.9	119	48
This work	70 nm GaAs	4–40	40±2.5	95	130.5

4 结论

文中通过对原理图设计、版图设计和封装设计的研究, 详细地阐述了4–40 GHz超宽带低噪声放大器的设计流程. 设计频段完整覆盖C (4–12 GHz)、X (8–12.4 GHz)、Ku (12.4–18 GHz)、K (20–26.5 GHz)、Ka (26.5–40 GHz) 5个观测波段, 如果配合超宽带馈源的使用, 即可将传统望远镜的多套接收机合为一套, 降低馈源仓接收机数目的同时简化复杂的换馈系统结构. 在中国科学院新疆天文台奇台观测站110 m全可动射电望远镜超宽带接收机中, 该放大器可以覆盖其单波束5 cm和2 cm波段、双频3.6 cm/0.9 cm波段以及19波束1.3 cm波段^[19], 并且为其他低频和毫米波超宽带低噪声放大器研究设计提供一定的技术基础. 但目前来看, 放大器的噪声温度还需要进一步的优化, 实际工程应用一般通过制冷来降低放大器的噪声温度, 下一步研究重点主要为低温制冷对放大器噪声温度的影响.

致谢 感谢新疆天文台天线组何飞龙对文章提出的宝贵建议, 使得文章质量有了显著的提高.

参考文献

- [1] Heinz F, Schwantuschke D, Leuther A, et al. Proceedings of the 13th European Microwave Integrated Circuits Conference. Madrid: IEEE, 2018: 150
- [2] Cha E, Wadefalk N, Nilsson P Å, et al. ITMTT, 2018, 66: 4860
- [3] 陈卯蒸, 刘奇, 马军, 等. 中国科学: 物理学力学天文学, 2017, 47: 059504
- [4] Weinreb S. ITMTT, 1980, 28: 1041
- [5] Schlee J, Wadefalk N, Nilsson P Å, et al. ITMTT, 2013, 61: 871
- [6] 李政凯, 陈莹, 李斌. 中国科学院上海天文台年刊, 2014, 35: 57
- [7] Dewdney P E, Hall P J, Schilizzi R T, et al. Proceedings of the IEEE, 2009, 97: 1482
- [8] Fukui H. ITED, 1979, 26: 1032
- [9] 文晓敏, 李斌. 天文研究与技术, 2019, 16: 278
- [10] Varonen M, Reeves R, Kangaslahti P, et al. ITMTT, 2016, 64: 826
- [11] Gonzale G. Microwave Transistor Amplifiers. 2nd ed. New Jersey: Prentice Hall Incorporation, 1997: 123-128
- [12] Edwards M L, Sinsky J H. ITMTT, 1992, 40: 2303
- [13] Akgiray A H, Weinreb S, Leblanc R, et al. ITMTT, 2013, 61: 3285
- [14] Chen Y, Wu K L, Huang C Y, et al. Proceedings of 2017 IEEE Asia Pacific Microwave Conference. Kuala Lumpur: APMC, 2017: 1192
- [15] 孙昕, 陈莹, 李斌. 电子技术与软件工程, 2017, 9: 110
- [16] Abelan A B, Seelmann-Eggebert M, Bruch D, et al. ITMTT, 2012, 60: 4080

- [17] Tang Y L, Wadefalk N, Morgan M A, et al. Proceedings of 2006 IEEE MTT-S International Microwave Symposium Digest. San Francisco: IEEE, 2006: 81
- [18] Heinz F, Thome F, Leuther A, et al. ITMTT, 2021, 69: 3896
- [19] 马军, 裴鑫, 王娜, 等. 中国科学: 物理学力学天文学, 2019, 49: 099502

Design of 4–40 GHz Ultra-wideband Low Noise Amplifier for Radio Astronomy

PAN Bei-jun^{1,2,3} CHEN Mao-zheng^{1,2} WANG Hao-hui^{1,2,3} YAN Hao^{1,2} NING Yun-wei^{1,2}

(1 *Xinjiang Astronomical Observatory, Chinese Academy of Sciences, Urumqi 830011*)

(2 *Xinjiang Key Laboratory of Microwave Technology, Urumqi 830011*)

(3 *School of Astronomy and Space Sciences, University of Chinese Academy of Sciences, Beijing 100049*)

ABSTRACT The ultra-wideband receivers face many technical challenges, and one of the key technical difficulties is the ultra-wideband low-noise amplifier (LNA). Using a gallium arsenide material-based 70 nm gate length metamorphic high electron mobility transistor, and dual-supply bias 4-stage amplifier circuit structure, a 4–40 GHz ultra-wideband low-noise monolithic microwave integrated amplifier is designed, which completely covers 5 bands of C, X, Ku, K and Ka. The design simulation results show that the amplifier gain is (40 ± 2.5) dB. The average noise temperature at room temperature is 95 K, the noise temperature of 4–12.5 GHz is lower than 83 K in the whole frequency band, and the DC (direct current) power consumption is 130.5 mW. The input reflection coefficient in the entire frequency band is typically -10 dB, and the output reflection coefficient is typically -15 dB, stable in the whole frequency range, no self-excited oscillation phenomenon. The device can be used in the ultra-wideband receivers and large-scale multi-beam receivers, which improve the observation efficiency of radio telescopes effectively.

Key words telescopes, techniques: radio astronomy, techniques: miscellaneous